### PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-016284

(43)Date of publication of application: 18.01.2002

(51)Int.CI.

H01L 33/00

C23C 16/34 H01L 21/205

(21)Application number: 2000-196854

(71)Applicant: TOSHIBA CORP

(22)Date of filing:

29.06.2000

(72)Inventor: SUZUKI NOBUHIRO

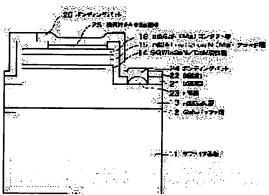
NITTA KOICHI

# (54) METHOD FOR MANUFACTURING GALLIUM NITRIDE SEMICONDUCTOR LIGHT-EMITTING ELEMENT

### (57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a gallium nitride semiconductor light-emitting element having an active layer of multi-quantum well structure, and by which an element of high luminous efficiency can be obtained.

SOLUTION: This manufacturing method has features in the growth speed. That is, when a gallium nitride based semiconductor light-emitting element, having an active layer of multi quantum well structure expressed by the general formula InxGa1-xN (0<x<1)/InyGa1-yN (0≤y<x), is grown by an organic metal vapor growth method, the active layer is grown at a grown speed of 0.4-2.0  $\mu$ m/h, preferably 0.6-1.5  $\mu$ m/h, more preferably 0.8-1.2  $\mu$ m/h. The thickness of an InxGa1-xN (0<x<1) well layer is 1.5-4.5 nm, and the thickness of a barrier layer is preferably 1.5-5.0 times the film thickness of the well layer.



### **LEGAL STATUS**

[Date of request for examination]

24.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

#### (19)日本国特許庁 (J P)

# (12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-16284 (P2002-16284A)

(43)公開日 平成14年1月18日(2002.1.18)

(51) Int.Cl.7		識別記号		FI	••		Ť	·-7]-ド(参考)
H01L	33/00			H01L	33/00		С	4K030
C 2 3 C	16/34			C 2 3 C	16/34			5 F 0 4 1
H01L	21/205		•	H-0 1 L	21/205	•		5 F O 4 5

審査請求 未請求 請求項の数4 OL (全 7 頁)

(21) 出願番号 特願2000-196854(P2000-196854)

(22) 出願日 平成12年6月29日(2000.6.29)

(71)出願人 000003078 (1999) (71)

株式会社東芝 東京都港区芝浦一丁目1番1号

(72) 発明者 鈴 木 伸 洋

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセン ター内

(72) 発明者 新 田 康 一

神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝マイクロエレクトロニクスセン ター内

(74)代理人 100064285

弁理士 佐藤 一雄 (外3名)

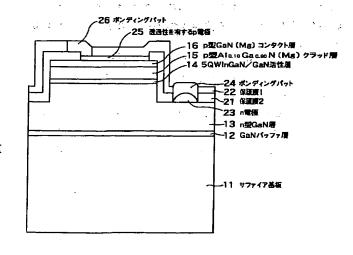
145人 11年 報告報。5.20 10 11 11 1 1 1 1 1 **最終質に続く** 

(54) 【発明の名称】 窒化ガリウム系半導体発光素子の製造方法

## 

【課題】 多重量子井戸構造の活性層を有する窒化ガリウム系半導体発光素子の製造方法であって、発光効率の高い素子が得られる製造方法を提供することを目的とする。

【解決手段】 本発明は成長速度に特徴のある製造方法である。すなわち、有機金属気相成長法により、一般式  $\ln_X Ga_{1-x} N(0 \le : X \le : 1) / \ln_y Ga_{1-y} N(0 \le : Y \le : X)$  で表される多重量子井戸構造の活性層を有する窒化ガリウム系半導体発光素子を成長させる場合、前期活性層を $0.4[\mu m/h] \sim 2.0[\mu m/h]、望ましくは<math>0.6[\mu m/h] \sim 1.5[\mu m/h]$ 、さらに望ましくは $0.8[\mu m/h] \sim 1.2[\mu m/h]$ の成長速度で成長させる。 $\ln_X Ga_{1-x} N(0 \le : X \le : 1)$  well層の膜厚の $1.5 \sim 1.06$  が良い。



#### 【特許請求の範囲】

【請求項1】一般式 $\ln_x Ga_{1-x} N(0 <: X <: 1) / \ln_y Ga_{1-y} N(0 \le Y <: X) で表される多重量子井戸構造の活性層を有する窒化 ガリウム系半導体発光素子を成長させる方法であって、 前期活性層を<math>0.4[\mu\text{m/h}] \sim 2.0[\mu\text{m/h}]$  の成長速度で成長 させることを特徴とする窒化ガリウム系半導体発光素子の製造方法。

【請求項2】前期窒化ガリウム系半導体発光素子の製造方法であって、In<sub>x</sub>Ga<sub>1-x</sub>N(0<:X<:1)ウェル層の膜厚が1.5~4.5[nm]になるまで成長させることを特徴とする請求項1記載の製造方法。

【請求項3】前期窒化ガリウム系半導体発光素子の製造方法であって、InyGa<sub>1-y</sub> N(0≦Y<:X)バリア層の膜厚が、In<sub>X</sub>Ga<sub>1-x</sub>N(0<:X<:1)ウェル層の膜厚の1.5~5.0倍になるまで成長させることを特徴とする請求項1または請求項2記載の製造方法。

【請求項4】前期窒化ガリウム系半導体発光素子の製造方法であって、活性層の成長温度が600[℃]~950[℃]であることを特徴する請求項↑乃至請求項3のいずれかに記載の製造方法。

### 【発明の詳細な説明】

[0001] 70 24 12 24 24 25 25

【発明の属する技術分野】本発明は、例えば発光ダイオード、レーザーダイオード等に使用される、窒化ガリウム系半導体発光素子の製造方法に関する。 【0002】

【従来の技術】窒化ガリウム系半導体は短波長発光素子として多様化される状況にあり、屋外ディスプレイや信号機の光源として実用化されており、蛍光灯に変わる照明光源としても期待されている。そこで、発光出力の高い窒化ガリウム系半導体発光素子を提供することが必要となっている。

【〇〇〇3】窒化ガリウム系半導体発光素子としては、有機金属気相成長法を用いて、1994年に発光ダイオードが実用化された。初期の発光ダイオードでは厚膜InGaN(Si, Zn)が活性層に用いられていたが、発光出力が十分ではなく、単色性も悪かった。しかし近時、多重量子井戸構造の薄膜InGaNを活性層に用いることにより、従来よりも発光出力および単色性を向上させることが可能となった。だが照明光源等に利用するにはさらに発光出力を向上させることが必要であった。

#### [0004]

【発明が解決しようとする課題】窒化ガリウム系半導発 光素子の活性層にはInGaNが用いられており、発光出力 の向上にはこのInGaNの成長条件が重要と考えられる。 しかし多重量子井戸構造の素子における薄膜InGaNの成 長条件については、十分な研究が行われていなかった。 【0005】従来、発光出力が高い素子を得る成長方法 として、活性層のInGaNの成長速度を遅くする方法があ るとされていた。例えば特開平6-209122公報によれば、 成長温度750 [℃] の場合、InGaNの成長速度を0.162 [μm/h] 未満とすることが必要とされ、これ以上の成長速度で成長を行っても発光出力の高い素子を得ることは不可能とされていた。従来の技術常識では、多重量子井戸構造の素子の場合でも、高い発光出力を得るためには、InGa Nの成長速度を遅くする方法が適していると考えられていた。しかし我々の実験によれば、従来データは活性層の膜厚などの素子の構造を考慮しておらず、本発明が対象とする多重量子井戸構造の素子の成長には適していないことが分かってきた。

【0006】そして我々は、有機金属気相成長法(MOCVD法)により多重量子井戸構造の薄膜InGaNを活性層に用いた素子を成長させるにあたり、実験を繰り返した結果、従来の技術常識に反し、早い成長速度で活性層を成長させても、それを用いた発光素子で高い発光出力が得られることを発見した。本発明はこのことに着目してなされたものである。つまり、この方法は、従来の技術常識とは異なった我々独自の実験結果によって得られたものであり、我々の独自の知得に基づくものである。

#### [0007]

【課題を解決するための手段】すなわち、本発明は、一般式 $\ln_X Ga_{1-x}N(0<:X<:1)/\ln_y Ga_{1-y}N(0\leq Y<:X)$ で表される多重量子井戸構造の活性層を有する窒化ガリウム系半導体発光素子を成長させる方法であって、前期活性層の成長速度を $0.4[\mu\text{m/h}]\sim2.0[\mu\text{m/h}]$ とすることを特徴とする。成長速度は望ましくは $0.6[\mu\text{m/h}]\sim1.5[\mu\text{m/h}]$ 、さらに望ましくは $0.8[\mu\text{m/h}]\sim1.2[\mu\text{m/h}]$ が良い。

【0008】ここでInxGa1-xN(0<:X<:1)ウェル層は、膜厚が1.5[nm]~4.5[nm]になるまで成長させると良い。ただし、この膜厚の最適値は、In組成Xの値によって異なる。すなわち、膜厚の最適値は、Xの値が大きい場合は薄く、Xの値が小さい場合は厚くなる傾向がある。例えば、X=0.25程度の青色発光LEDの場合、素子の発光出力が最大になる膜厚は約2.5[nm]であるのに対し、X=0.03程度の紫外発光LEDの場合、素子の発光出力が最大になる膜厚は約3.5[nm]である。そしてXの値を大きくすると、膜厚の最適値は1.5[nm]に近づき、Xの値を小さくすると、膜厚の最適値は4.5[nm]に近づく傾向がある。

【 O O O 9 】 In<sub>X</sub>Ga1-xN(0<: X<: 1) のX値は成長温度を変えることにより適宜変更できる。例えばInを多くしようと思えば700[℃]程度の低温で成長させれば良いし、Gaを多くしようと思えば900[℃]程度の高温で成長させれば良い。ただし、InGaNの成長温度は600℃]~950[℃]の範囲に調整する必要がある。600[℃]未満だとInGaNの結晶性が悪くなり、950[℃]より高いとInGaNがGaNになりやすい傾向にあるからである。成長温度は700[℃]~900[℃]の範囲が最も好ましい。

【OO1O】また、InyGa1-y  $N(O \le YC;X)$  パリア層は、 膜厚がウェル層の膜厚の $1.5\sim5.0$ 倍になるまで成長させ ると良い。ただし、この膜厚の最適値は、前述のウェル 層のIn組成义の値によって異なる。すなわち、膜厚の最適値は、Xの値が大きい場合は薄く、Xの値が小さい場合は厚くなる傾向がある。例えば、X=0.25程度の青色発光LEDの場合、素子の発光出力が最大になるバリアの膜厚はウェルの膜厚の2.5~3.0倍であるのに対し、X=0.03程度の紫外発光LEDの場合、素子の発光出力が最大になるバリアの膜厚はウェルの膜厚の3.0~4.0倍である。

【0011】本発明の成長方法において、MOCVD法に用いる原料ガスとして、例えばGa源にはトリメチルガリウム(TMG)、In源としてトリメチルインジウム(TMI)等の有機金属ガス、窒素源にはアンモニア(NH3)等のガスを好ましく用いることができる。InGaNの成長速度はGa源のガス流量を制御することにより調整できる。また成長膜厚は成長時間により制御できる。

【OO12】InGaN/GaN多里量子井戸構造の活性層を成長させるには、一定時間ごとにIn源の供給と遮断を繰り返せばよく、Ga源のガス流量等は変える必要がない。InGaNとGaNでGa源のガス流量を変えることも可能であるが、大きく変えると素子の発光出力が低下する。これは流量を変化させると界面で結晶特性が悪化する為だと思われる。またInGaNとGaNで成長温度を変えることも可能であるが、この方法では素子の発光出力が低下してしまう。これは温度変化により結晶が劣化する為だと思われる。

# 

【発明の実施の形態】以下、図面を参照しつつ本発明の 実施の形態について説明する。第1の実施の形態では青 色発光素子について、第2の実施の形態では紫外発光素 子について説明する。

【0014】(第1の実施の形態)まず青色発光素子について説明する。図1は本発明の第1の実施の形態に係わる窒化ガリウム系半導体LEDの積層構造の断面図である。この素子は、5周期多重量子井戸構造(ウェル厚2.5 [nm]、パリア厚6.3 [nm])の活性層を用いた素子で、絶縁性のサファイア基板を用いて基板片側から電極をとっている。

【0015】図中11はサファイア基板である。12がGaNバッファ層、13がn型GaN(Si)層、14が5層MQW型InGaN/GaN活性層、15がp型AIO、10GaO、90N(Mg)層、16がGaN(Mg)コンタクト層である。

【0016】以下に、図1のLEDの構成をその製造方法 に沿って概説する。また、説明の便宜上、各工程に対し 連番を付けた。

【0017】(1)まず、水素ガスを流しながら基板を1100℃で10分間加熱し、基板表面の酸化物を除去する。 【0018】(2)次に、基板の温度を500℃まで冷却し、TMG、アンモニア及びキャリアガスを流して膜厚100 [nm]のGaN バッファ層12を成長させる。

【0019】(3)次に、基板の温度を1100℃に加熱し TMG、SiH4、アンモニア及びキャリアガスを流して膜厚4 [μm]のn型GaN(Si)層13を成長させる。

【OO2O】(4)次に、基板の温度を750℃まで冷却し、IMG、IMI、アンモニア及びキャリアガスを流して成長させるInGaN ウェル層と、IMG、アンモニア及びキャリアガスを流して成長させるGaN バリア層を交互に成長させて、5層MOW(InGaN ウェル2.5[Inm]) 型活性層14を成長させる。ここでこの活性層の成長速度は1.0[ $\mu$ m/h]であった。またウェルとバリアの切り替えはIMIのみで行った。

【 O O 2 1】 (5) 次に、基板の温度を950℃に加熱 し、TMG、TMA、Cp2Mg、アンモニア、及びキャリアガス を流して膜厚200[nm]のp型AIO 10GaO 90N(Mg)クラッド 層15を成長させる。

【 O O 2 2 】 (6) 次に、基板の温度を950℃に保ったまま、TMG、アンモニア、 Cp2Mg、及びキャリアガスを流して膜厚200[nm]のp型GaN (Mg) 層16を成長させる。

【0023】(7)次に、室温に冷却する。

【0024】以上説明した積層構造は、図1に示すようにその一部が表面からnコンタクト層13にまでエッチングされ、n側電極23が設けられている。そして、p型コンタクト層16の上に透過性を有するp側電極25が設けられている。さらにそれぞれの電極にはボンディングパット24及び26が接続され、素子の表面は保護膜21及び22で覆われている。このLED素子は1f=20[mA]でVf=3.2[V]、発光ピーク波長450[nm]の青色発光を示し、発光出力は4.0[mW]であった。

【0025】以上の素子は、(4) の活性層の成長方法が、成長速度 $1.0[\mu\text{m/h}]$ 、ウェル膜厚2.5[nm]、パリア膜厚6.3[nm] の場合であるが、これ以外の方法でも成長は可能である。以下、この幅について説明する。

【0.026】まず、(4)の活性層の成長速度を変化さ せて成長を行った(図3)。成長速度を本実施例の1.0[μ m/h]よりも遅くした場合、これを0.8[μm/h]まで遅くし ても発光出力はほとんど変わらなかったが、0.4[μm/h] まで遅くすると発光出力は3.0[mW]に低下し、素子によ る発光出力のばらつきが大きくなった。そしてこれを0. 2[μm/h]まで遅くすると発光出力は2.0[mW]に低下し、 さらに $0.1[\mu m/h]$ まで遅くすると発光出力は1.0[mW]ま で低下し、成長速度を下げるほど素子によるばらつきが 大きくなった。成長速度を本実施例の1.0[μm/h]よりも 速くした場合には、これを1.2[μm/h]まで速くしても発 光出力はほとんど変わらなかったが、さらに2.0[μm/h] まで速くすると発光出力は3.0[mW]に低下し、2.5[μm/ りまで速くすると発光出力は2.5[mW]に低下した。ただ し素子によるばらつきは成長速度が速いほど少なくなっ た。これらから活性層の成長速度には最適値があり、0. 4[μm/h]~2.0[μm/h] 、望ましくは0.6[μm/h]~1.5  $[\mu m/h]$ 、さらに望ましくは $0.8[\mu m/h] \sim 1.2[\mu m/h]$ が 良いと考えられる。特に成長速度を下げたときは発光出 力の低下が顕著であったが、この原因については成長速

度が遅いと熱劣化が大きくなる為と思われる。一方で成長速度が速すぎても発光出力が低下するが、この原因は結晶の縦方向の成長速度が速すぎると横方向成長とのパランスが崩れ、結晶性が悪化する為だと考えられる。

【〇〇27】なお、以上はウェルとバリアで成長速度(TMG流量)を同じにした場合を説明したが、ウェルとバリアで成長速度(TMG流量)を変化させることも可能ではある。しかし、これを変化させると、発光出力が低下してしまい、本発明の効果が十分に得られなかった。すなわち、バリアに比べてウェルの成長速度を遅くする(TMG流量を減らす)と顕著に発光出力が低下し、またウェルの成長速度に比べてバリアの成長速度を遅くする(TMG流量を減らす)と徐々に発光出力が低下していき、ウェルとバリアで成長速度を変化させない(TMG流量を変えない)場合が最も発光出力が高かった。これは活性層成長中に流量を変化させると界面で結晶特性が悪化する為だと思われる。

【0028】次に上記実施例の(4)のウェル膜厚を変化させて成長を行った(図4)。本実験ではウェルの厚さが約2.5[nm]のとき最も発光出力が強くなった。これよりもウェルの厚さを薄くしていくと発光出力が低下したが、これはキャリアのオーバーフローの増加が原因と思われる。またウェルの厚さを厚くしていっても発光出力が低下したが、これば膜厚が臨界膜厚を越えて結晶特性が著しく悪化したことによると思われる。このように、ウェルを適当な範囲の膜厚に成長させることにより、発光出力の高い素子を製造することができる。

【0029】さらに、上記実施例の(4)のパリアの膜厚を変化させて成長を行った(図5)。本実験ではパリアの厚さをウェルの厚さの2.5~3.0倍とした時が最も発光出力が強かった。これよりもパリアの厚さを薄くいていくと発光出力が低下したが、これはキャリアの閉じ込め効果が発揮できなくなったためと思われる。またパリアの厚さを厚くしていっても発光出力が徐々に低下し、パリアの厚さを厚くするほど動作電圧が高くなった。このように、パリアも適当な範囲の膜厚に成長させることにより、発光出力の高い素子を製造することができる。

【0030】なお、以上の実験でバリア層をウェル層よりもIn組成の低いInGaNとしても同様の傾向が見られた。

【0031】(第2の実施形態)次に、紫外発光素子について説明する。図2は本発明の第2の実施形態に係わる窒化ガリウム系半導体LEDの積層構造の断面図である。この素子は、15周期多重量子井戸構造(ウェル厚3.5 [nm]、パリア厚10.5 [nm])の活性層を用いた素子で、導電性のGaN基板を用いて基板両側から電極をとっている。

【 O O 3 2 】図中31はGaN基板である。32がGaNバッファ 層、33がn型GaN(Si)層、34がn型AIO.05GaO.95N(Si)層、 35が15層MOW型InGaN/GaN活性層、36がp型AIO.10GaO.90N (Mg)層、37がGaN(Mg)コンタクト層である。以下に、図2のLEDの構成をその製造方法に沿って概説する。

【0033】まず、基板の温度を1100℃まで加熱し、TMG、アンモニア及びキャリアガスを流して膜厚100[nm]のGaN バッファ層32を成長させる。

【 O O 3 4 】次に、基板の温度を1100[℃]に加熱しTM G、SiH4、アンモニア及びキャリアガスを流して膜厚4 [μm]のn型GaN(Si)層33を成長させる。

【 O O 3 5 】次に、基板の温度を1100℃に保ったままTM G、TMA、SiH4、アンモニア、及びキャリアガスを流して 膜厚30[nm]のn型Alo\_05Gao\_95N(Si)層34を成長させる。

【0036】次に、基板の温度を850℃まで冷却しTMG、TMI、アンモニア及びキャリアガスを流して成長させるInGaN ウェル層と、TMG、アンモニア及びキャリアガスを流して成長させるGaN パリア層を交互に成長させて、15層MOW型(InGaN ウェル 3.5[nm], GaN パリア 10.5[nm]) 活性層35を成長させる。なおここで活性層にドーピングを行ってもかまわない。

【 O O 3 7 】次に、基板の温度を950℃に加熱し、TMG 、TMA、Cp2Mg、アンモニア、及びキャリアガスを流し て膜厚200[nm]のp型AIO 10GaO 90N(Mg)クラッド層36を 成長させる。

【 O O 3 8 】次に、基板の温度を950℃に保ったまま、T MG、アンモニア、 Cp2Mg、及びキャリアガスを流して膜 厚200[nm]のp型GaN(Mg)層37を成長させる。

【0039】次に、室温に冷却する。

【0040】以上説明した積層構造は、図2に示すようにp型コンタクト層37の上にp側電極45がp層の全面に設けられている。そして、GaN基板31に接して透過性を有するn側電極43が設けられている。さらにn電極にはボンディングパット44が接続され、素子の表面は保護膜41及び42で覆われている。

【0041】サファイア基板の場合には基板に導電性がないが、GaN基板には導電性があるため本実施例のように基板裏面から電極を取ることが可能である。本実施例に示す例は主に基板の裏面から光を取り出す構造である。

【 O O 4 2 】このLED素子はI<sub>f</sub>=20 [mA] でV<sub>f</sub>=3.0 [V]、発 光ピーク波長385 [nm] の紫外発光を示し、発光出力は6.0 [mW] であった。

【0043】以上の素子は、活性層の成長方法が、成長速度 $1.0[\mu m/h]$ 、ウェル膜厚3.5[nm]、バリア膜厚10.5[nm]の場合であるが、これ以外の方法でも成長は可能である。以下、この幅について説明する。

【0044】まず、活性層の成長速度を変化させて成長を行った。これについては、第1の実施形態の素子とはぼ同様の傾向が見られた(図3)。次に、ウェル膜厚を変化させて成長を行った(図6)。本実験では素子の発光出力が最大になるウェルの厚さは約3.5[nm]であり、第1の実施形態よりも厚かった。この理由については以下の

ように考えられる。すなわち、第1の実施例で述べたように、ウェルの膜厚を厚くするほどキャリアのオーバーフローは抑制できるが、逆に結晶は劣化しやすくなっていく。しかし、本実施例の素子は第1の実施形態の素子よりも、In組成が低く、発光波長が短いから、結晶の劣化が起こりずらい。よって本実施例の素子では、膜厚を厚くすることによるオーバーフロー抑制効果の方が大きくなったと考えられる。

【0045】さらに、バリアの膜厚を変化させて成長を行った(図7)。本実験では素子の発光出力が最大になるバリア層の厚さは、ウェル層の厚さの3.0~4.0倍であり、第1の実施形態よりも厚かった(図7)。この理由は、本実施例の素子は第1の実施形態の素子よりもウェルのIn組成が低く、キャリアのオーバーフローが起こりやすいため、バリアの膜厚をウェルに対して厚くしてキャリアの閉じこめ効果を高くしなければならないためと考えられる。

#### [0046]

【発明の効果】本発明によれば、多重量子井戸構造の活性層の素子において、活性層を $0.4[\mu m/h] \sim 2.0[\mu m/h]$ の成長速度で成長させる製造方法を用いたので、発光出力が高い発光素子を得ることができる。

【0047】また、本発明によれば、多重量子井戸構造の活性層の素子において、ウェル層の膜厚が1.5[nm]~4.5[nm]になるまで成長させる製造方法を用いたので、発光出力が高い発光素子を得ることができる。

【0048】また、本発明によれば、多重量子井戸構造の活性層の素子において、バリア層の膜厚がウェル層の膜厚の1.5~5.0倍になるまで成長させる製造方法を用いたので、発光出力が高い発光素子を得ることができる。

【0049】また、本発明によれば、多重量子井戸構造の活性層の素子において、活性層を600[℃]~950[℃]の成長温度で成長させる製造方法を用いたので、発光出力

が高い発光素子を得ることができる。

#### 【図面の簡単な説明】

【図1】第1の実施形態にかかる半導体発光素子の断面 図を示した図である。

【図2】第2の実施形態にかかる半導体発光素子の断面 図を示した図である。

【図3】活性層の成長速度と素子の発光出力の関係を示す図である。

【図4】ウェルの厚さと素子の発光出力の関係を示す図 である。

【図5】バリアの厚さと素子の発光出力の関係を示す図である。

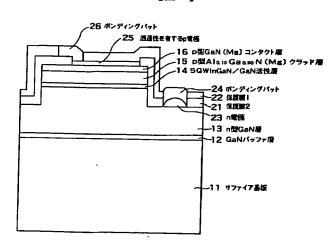
【図6】ウェルの厚さと素子の発光出力の関係を示す図である。

【図7】バリアの厚さと素子の発光出力の関係を示す図である。

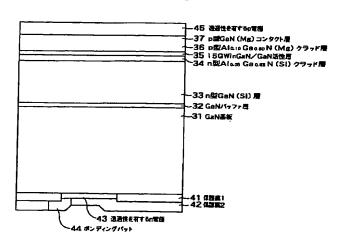
### 【符号の説明】

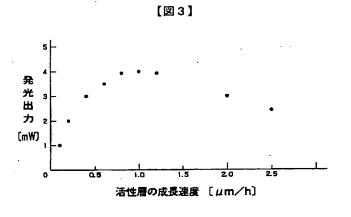
- 11 サファイア基板
- 3 1 GaN基板
- 12、32GaN バッファ層
- 13、33 n型GaN(Si)層
- 34 n型AIO.05GaO.95N(Si)クラッド層
- 1 4 5QW InGaN/GaN 活性層
- 35 150W InGaN/GaN 活性層
- 15、36 p型AIO 10GaO 90N (Mg) クラッド層
- 16、37 p型GaN(Mg) コンタクト層
- 21、41 保護膜1
- 22、42 保護膜2
- 23 n電極
- 43 透過性を有するn電極
- 24、44 ボンディングパット
- 25、45 透過性を有するp電極
- 26、46 ボンディングパット

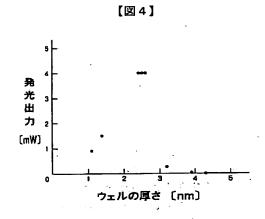
[図1]

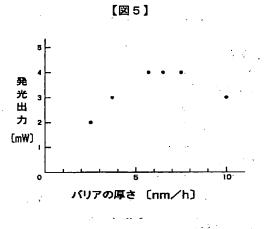


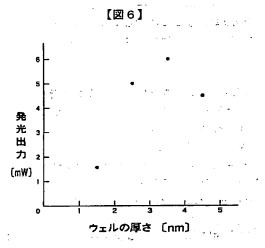
【図2】

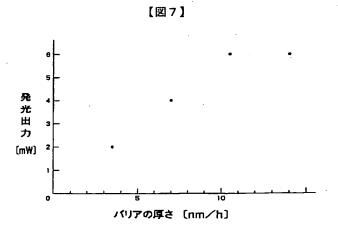












# フロントページの続き

F ターム(参考) 4K030 AA11 AA13 BA08 BA11 BA38 BB12 CA05 CA17 FA10 HA01 HA04 JA01 JA10 JA12 SF041 AA04 CA05 CA13 CA34 CA46 CA57 CA65 CA74 FF01 FF11 SF045 AA04 AB14 AB17 AC08 AC12 AD09 AD10 AD11 AD12 AD13

AF09 BB16 CA10 CA12 DA55